

Apuntes de Clases

Circuitos Generadores de Reloj.

Realizado por Sergio Noriega

Introducción a los Sistemas Lógicos y Digitales
Departamento de Electrotécnica
Facultad de Ingeniería
Universidad Nacional de La Plata
2003

INDICE

- 1 - Introducción.
- 2 - Osciladores fuertemente alineales.
- 3 - Osciladores alineales.
- 4 - Bibliografía.

1 - Circuitos generadores de clock. Introducción.

Es necesario en muchos circuitos electrónicos digitales, emplear algún tipo de sincronización para realizar tareas como: transferencia de datos, control de procesos, etc.

Para ello se emplean circuitos generadores de señal del tipo onda cuadrada con ciclo de trabajo que puede ser al 50% u otro valor.

Dichos circuitos son en esencia osciladores que proveen una señal generalmente denominada CLOCK (reloj), con niveles lógicos adaptados a la lógica utilizada en cuestión (TTL, CMOS, ECL, etc.).

Una posible clasificación de los mismos puede ser la siguiente:

Osciladores fuertemente alineales

Osciladores alineales

Osciladores fuertemente alineales:

Dentro de esta clasificación encontramos a los osciladores del tipo de relajación.

Comunmente se construyen a base de una compuerta inversora y componentes externos del tipo resistencia – capacitor, a fin de lograr mediante técnicas de carga y descarga de este último, generar transiciones de un nivel lógico a otro en forma periódica, en tiempos perfectamente definidos y ajustables.

En la figura 1 vemos un ejemplo de esto:

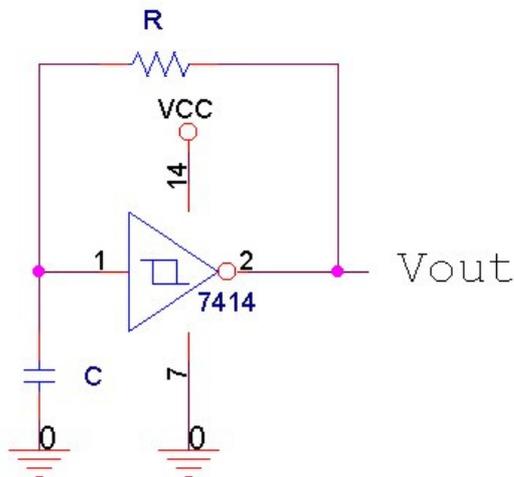


Figura 1

Se emplea como compuerta inversora, un simple inversor ó compuerta NAND ó compuerta NOR con las entradas que no se utilicen conectándolas a un nivel lógico adecuado (en NAND a “1” y en NOR a “0” lógico).

El tipo de entrada de estas compuertas debe ser del tipo Schmitt Trigger. Este arreglo provee una buena conformación de la señal de salida ya que la curva de transferencia de tales dispositivos es como se muestra en la figura 2.

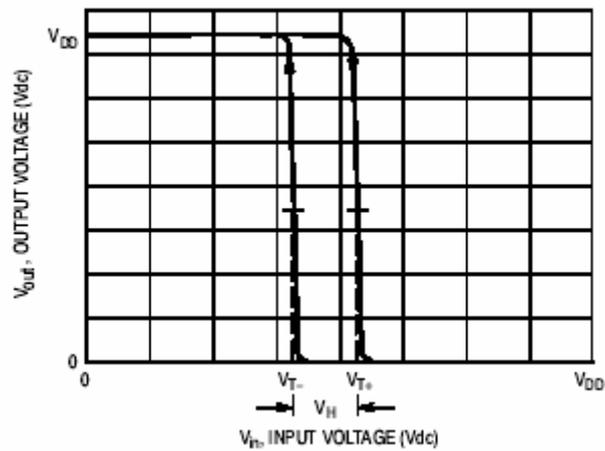


Figura 2

Se observa que existe una zona de histéresis en la tensión de entrada.

Si partimos por ejemplo con la señal de entrada desde V_{DD} hacia $0V$, la salida empieza en estado lógico "0" y dicha señal de entrada deberá disminuir por debajo de un determinado nivel de tensión $V_{T(+)}$ para que la salida vaya a "1".

Así mismo si se quiere que la salida pase al otro estado ("0" lógico) será necesario que la entrada se incremente hasta un nivel por arriba de $V_{T(-)}$

A diferencia de una compuerta común, esta zona de histéresis ayuda a que el circuito sea menos inmune al ruido.

En la figura 3 se muestran dos gráficos donde se puede apreciar como responde la salida a cambios en la entrada para dos casos diferentes:

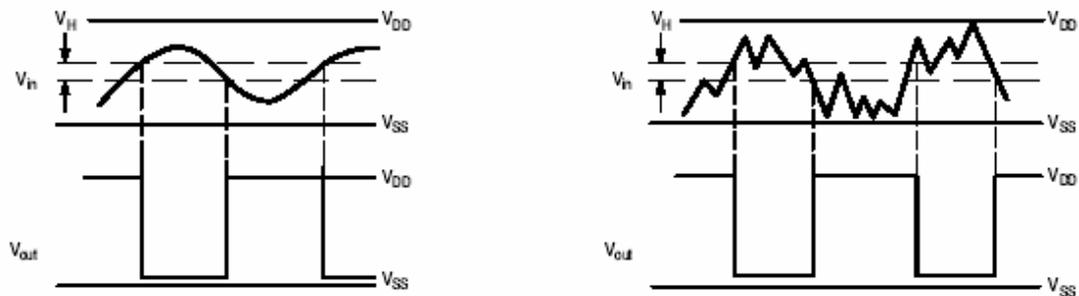


Figura 3

En el primero (izquierda) la señal de entrada tiene una forma de onda con variación muy lenta.

En el segundo (derecha) la misma señal tiene superpuesto ruido.

En este último caso gracias a la histéresis que posee el circuito de entrada de la compuerta Schmitt Trigger, puede conformar a la misma, correctamente, contrariamente como sucedería si se hubiese empleado una compuerta con entrada normal.

Volviendo al circuito de la figura 1 y a la curva de transferencia de la figura 2, dado que la carga y descarga del capacitor está definida por los valores de los niveles de tensión de entrada $V_t(+)$, $V_t(-)$, la tensión de alimentación y de los componentes R y C, podemos escribir las siguientes ecuaciones para obtener los tiempos de permanencia en los niveles bajo y alto de la salida.

Se grafica para este caso en vez de un inversor una compuerta NAND de dos entradas. Si la misma tiene la entrada denominada aquí "control" en "1" lógico, cumple la misma función que el inversor.

Se muestra también en la figura los diagramas de tiempo que corresponden a las entradas de "control" y de realimentación como así también la salida del oscilador, V_{out} .

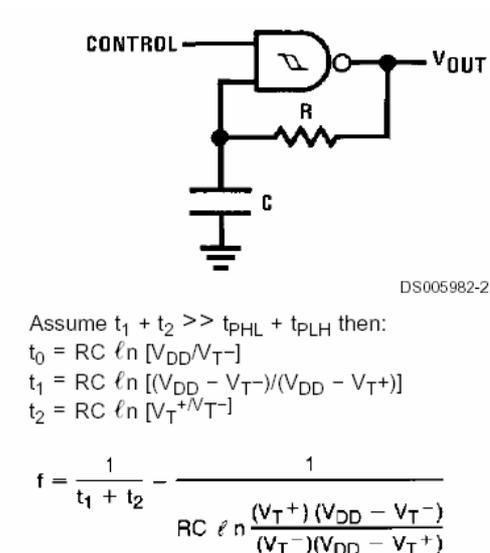


Figura 4a

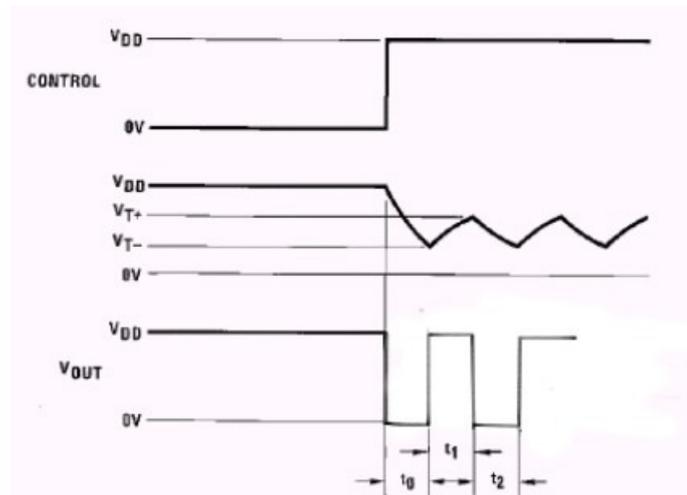


Figura 4b

De esta forma conociendo de la hoja de datos del inversor los valores de $V_t(+)$, $V_t(-)$ y la tensión de alimentación que son fijos, se pueden calcular los valores de R y C necesarios para lograr los tiempos T_1 (tiempo en "bajo")y T_2 (tiempo en "alto") y del período total T (ó la frecuencia $1/T$).

Si bien parece que la elección de los valores de R y C es arbitraria, existen algunas consideraciones de diseño que hay que tener en cuenta.

- Existe un valor mínimo de R a fin de limitar la corriente que circula por el capacitor, la cual no deberá superar la corriente máxima admisible por la salida de la compuerta.
- Existe un valor mínimo de capacidad dada por la propia capacidad interna que el dispositivo tiene a su entrada (de aprox. 5pF en CMOS y 15pF en TTL).
- No conviene un valor muy grande de capacidad debido a que en general son muy dependientes con la temperatura y pueden tener resistencias de pérdidas elevadas.
- No conviene resistencias elevadas (de varios Megohms) en la realimentación entre la entrada y la salida debido a que pueden volverse comparables con las impedancias de entrada y salida de la compuerta.

Existe además una limitación en cuanto a la máxima frecuencia de oscilación, no debido a lo anteriormente citado sino a los propios retardos internos de la compuerta que limitan la máxima frecuencia de operación.

Esto se hace evidente en CMOS (ej. Cuádruple NAND Schmitt Trigger de dos entradas), donde los tiempos de retardo de propagación @ 5V de alimentación son de varios cientos de ns (por ej. 600ns máximo), mientras que los tiempos de subida y bajada son algo menores (ej. 200ns máximo), limitando dicha frecuencia a menos de 1MHz.

En TTL LS (ej. compuerta 74LS132 cuádruple NAND Schmitt de dos entradas) la máxima frecuencia de operación está en algo menos de 20MHz.

Otro tema a tener en cuenta es el de la estabilidad en frecuencia, es decir, la capacidad del oscilador para mantener la frecuencia de oscilación estable dentro de un dado margen respecto de la frecuencia nominal.

La estabilidad de la frecuencia depende principalmente de la variación que sufren los componentes con la temperatura.

La resistencia es un elemento que aumenta su valor con la misma al igual que el capacitor.

Existen resistencias con bajo coeficiente de temperatura como son las resistencias de metal film y capacitores tipo NPO de bajo valor (desde algunos picofarads hasta cientos de picofarads).

Por otro lado los niveles de V_{t+} y V_{t-} también varían con la temperatura pero con distinto signo, aumentando la histéresis con T (ej. desde 0,2V @ -40°C, 0,26V @ 25°C hasta 0,39V @ 85°C en el CD4093).

Todo esto contribuye a que el oscilador sea dependiente de la temperatura.

Como un ejemplo de aplicación veamos el siguiente caso:

Ejemplo 1 : Se desea implementar un oscilador CMOS cuya frecuencia sea de 100KHz siendo la tensión de alimentación de los circuitos asociados de 5V.

Además se desea disponer de una entrada de control para habilitar/deshabilitar el circuito. Utilizaremos una compuerta tipo NAND Schmitt Trigger de 2 entradas CMOS CD4093.

Según los información de la hoja de datos tenemos:

$$V_{t+} = 3,3 \text{ V @ } 5\text{V y } T_{amb} = 25^{\circ}\text{C.}$$

$$V_{t-} = 1,8 \text{ V @ } 5\text{V y } T_{amb} = 25^{\circ}\text{C.}$$

El circuito lo vemos en la figura 5.

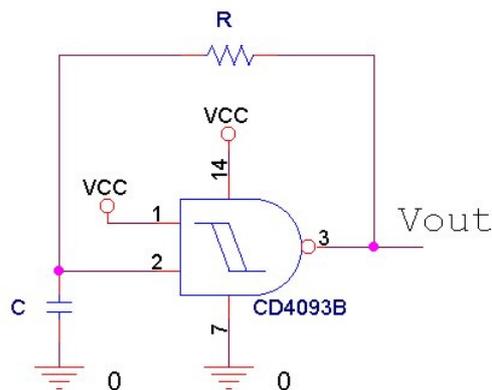


Figura 5

La entrada adicional de la compuerta la empleamos como Enable.

Para funcionamiento normal se debe ponerla a "1" lógico y para inhibir la oscilación de la salida en "0" lógico.

Podemos empezar considerando un valor de capacidad de 0,1nF y ver que valor de resistencia se obtiene.

Aplicando la ecuación que nos da la frecuencia en función de R, C, V_{t+} , V_{t-} y la tensión de alimentación, despejamos R, obteniendo:

$$R = 28,985K$$

Generalmente no se encuentran valores exactos por lo cual se pueden realizar algunos cálculos de aproximaciones con otros valores ó como en este caso donde el valor de resistencia mas común es de 27K se puede agregar otra en serie ó poner un potenciómetro multivoltas para ajustar el valor deseado.

Esta última elección si bien es mas cara, tiene la ventaja de ofrecer un ajuste fino ya que los valores empleados para el cálculo son aproximados y pueden dar un error en la frecuencia de oscilación real.

Elegimos para este caso una R de 27K y un potenciómetro multivoltas lineal de 2K.

El circuito queda como sigue:

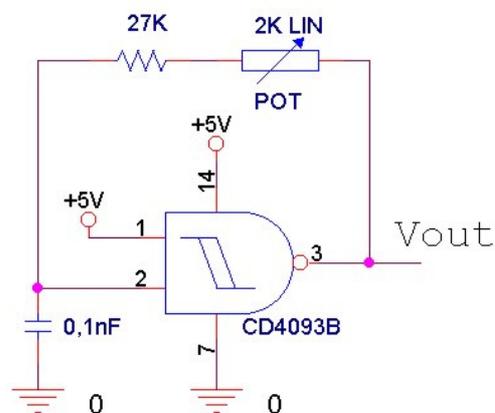


Figura 6

El circuito visto anteriormente, tiene fijada la relación de ciclo de trabajo, es decir, la relación entre T1 y T2, lo cual puede comprobarse de la ecuación citada anteriormente.

En caso de necesitarse valores de T1 y T2 diferentes, una solución es la mostrada en el siguiente circuito:

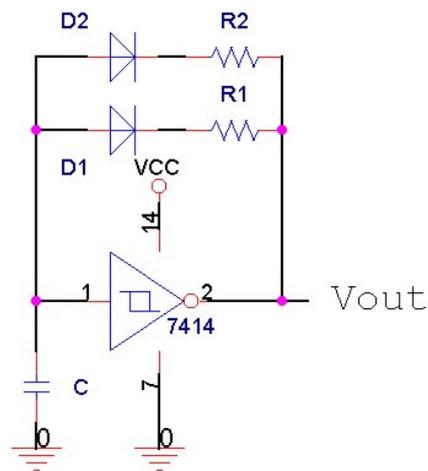


Figura 7

En el se han agregado dos diodos los cuales dejan conducir la corriente en sólo un sentido.

D1 permite que el capacitor se cargue a través de la resistencia R1 solamente, mientras que el capacitor podrá descargarse sólo a través de R2 debido a la polarización en directa de D2 cuando la entrada esté a un nivel lógico alto.

Se puede plantear aproximadamente las ecuaciones anteriores despreciando la caída de tensión en los diodos (los cuales pueden ser de germanio para tener menor V_f que los de silicio) y reemplazando R1 por R en T1 y R2 por R en T2.

Existen otros tipos de osciladores que pueden emplearse para generar una señal de reloj, y de uso frecuente como por ejemplo el circuito de temporización a base de dos comparadores y un flip-flop RS denominado en el mercado como LM555 (National Semiconductors) , MC1455 (Motorola), etc.

El circuito se ve en la figura siguiente:

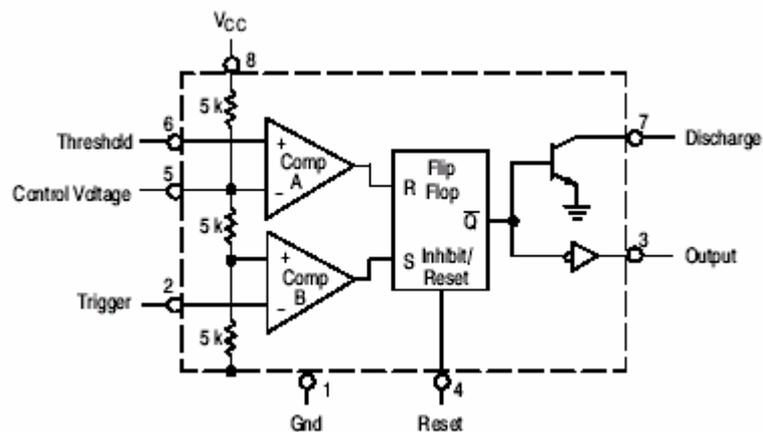


Figura 8

Entre otras funciones posibles, este circuito se puede emplear como astable, es decir, generando a la salida dos estados diferentes donde los tiempos de permanencia en cada uno de ellos se puede calcular mediante la siguientes expresiones:

$$T1 = 0,695 (Ra + Rb) C$$

$$T2 = 0,695 Rb C$$

$$T = T1 + T2 \quad \Rightarrow f = 1/T$$

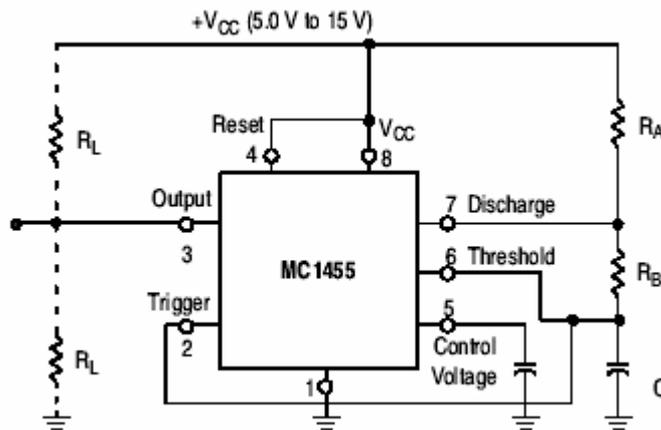


Figura 9

Aquí los valores de T1 y T2 son dependientes entre sí por lo que el ciclo de trabajo está fijado en casi el 70% (tiempo de duración del nivel alto respecto al período de oscilación) definido por la relación $Ra/(Ra+2Rb)$.

En este modo de funcionamiento, el timer está conectado de tal modo que se redisparrará automáticamente y logrará que la tensión en el capacitor oscile entre 1/3 y 2/3 de la tensión de alimentación.

El capacitor externo se cargará a través de la serie de Ra y Rb cuando el transistor de salida está cortado y se descargará a través de Rb solamente cuando el transistor esté saturado.

Examinando el circuito vemos que:

El control de este transistor está gobernado por el flip-flop y los dos comparadores.

Cuando la tensión en la entrada Threshold (umbral) es mayor a 2/3 de Vcc, la salida del comparador asociado a dicha entrada se pone en "1" (entrada R = Reset del flip-flop).

La salida del otro comparador (entrada S = Set del flip-flop) se pone en "1" siempre que la tensión de entrada denominada Trigger sea menor que 1/3 de Vcc.

Con respecto al flip-flop y considerando que es del tipo RS, la salida Qnegada se pondrá en "1" cuando la entrada reset esté en "1" y la de Set en "0". Y viceversa.

Como las entradas de Treshold y Trigger están unidas entre sí tendremos que las entradas R y S, tienen el siguiente comportamiento:

Tensión de entrada	R	S	Estado del transistor
$< 1/3V_{cc}$	0	1	Cortado
$> 1/3V_{cc}$ y $< 2/3V_{cc}$	0	0	Estado anterior
$> 2/3V_{cc}$	1	0	Saturado

Se observa que no existe problema en cuanto a la posibilidad de presentarse "carreras" ya que no puede darse la combinación 11 de entrada en RS.

Con respecto al transistor, éste se activará cuando la tensión en la entrada sea superior a $2/3$ de V_{cc} , comenzando a descargarse el capacitor hasta que la tensión en él sea inferior a $1/3$ de V_{cc} , donde el transistor se cortará, comenzando de nuevo el ciclo de carga.

En las hojas de datos del 555 tenemos un gráfico de familia de curvas de frecuencia de free-running (frecuencia de oscilación) en función de la capacidad C con R como parámetro.

El mismo sirve como guía rápida para selección de valores de R y C según la frecuencia necesaria.

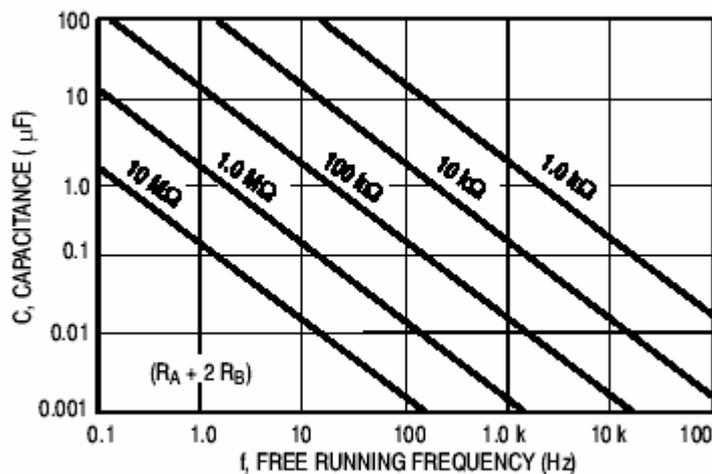


Figura 10

El mínimo valor de R_b y R_a está fijado en el manual en $V_{cc}/0,2$ (25 ohms @ 5V). Esto es porque no debe excederse la máxima corriente por el transistor que es de 200mA.

Esto trae aparejado una limitación en cuanto a la máxima frecuencia de operación ya que será mayor cuanto menor sean R_b y R_a .

En la figura siguiente se puede observar los diagramas de tiempo de la salida (pin 3) y la entrada de "threshold" (pin 6) donde está conectado el capacitor.

El ciclo de trabajo no es del 50% debido a que como dijimos anteriormente, T1 es función de $R_a + R_b$ y T2, sólo de R_b .

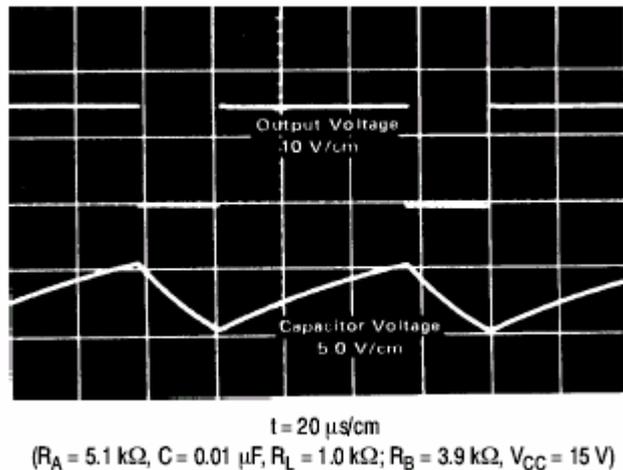


Figura 11

Otra manera de ver como hacer un oscilador, es la de realimentar un número impar de inversores.

Aquí la frecuencia de oscilación estará impuesta por el número de inversores utilizados y los tiempos de retardo de los mismos.

Al cambiar la salida del último inversor como éste está conectado a la entrada del primero de la cadena, vuelve a cambiar el estado de la salida del último, después de vencer los retardos de todas las compuertas

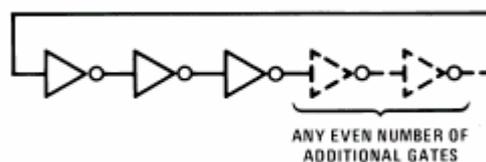


Figura 12

La expresión de dicha frecuencia se puede escribir como:

$$f = \frac{1}{2nT_p}$$

donde n, es el número de inversores y T_p , es el tiempo de retardo de propagación de cada uno de ellos.

La máxima frecuencia se obtendrá para el caso de un solo inversor.

Este método no es muy práctico pero ilustra como este proceso de realimentación positiva puede hacer oscilar a un circuito.

En la siguiente figura, vemos un circuito, también de relajación que emplea tres inversores, una resistencia y un capacitor

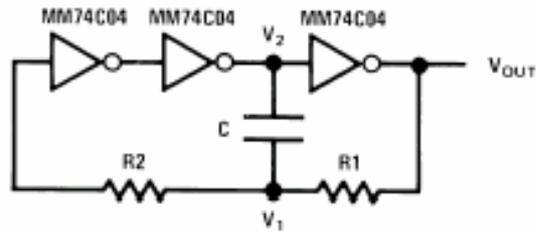


Figura 13

La expresión de la frecuencia de oscilación es la siguiente:

$$f = \frac{1}{2 R1 C \left(\frac{0.405 R2}{R1 + R2} + 0.693 \right)}$$

El ciclo de trabajo es aproximadamente del 50%.

En la siguiente figura se ven los diagramas de tiempos de V1 (punto de unión entre las resistencias y el capacitor) y la tensión Vout de salida.

La tensión V2 irá de Vcc a 0V, debido a los diodos clamping de la entrada del tercer inversor.

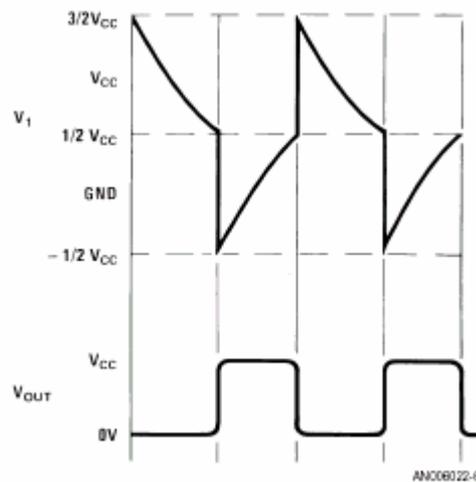


Figura 14

Este circuito funcionará correctamente siempre y cuando el período de oscilación esté por arriba de los tiempos de retardo de propagación de los inversores.

2 - Osciladores alineales:

Dentro de esta categoría tenemos los circuitos que emplean amplificadores con realimentación positiva a fin de encontrar un punto de funcionamiento que les permita generar una señal oscilatoria y de frecuencia estable.

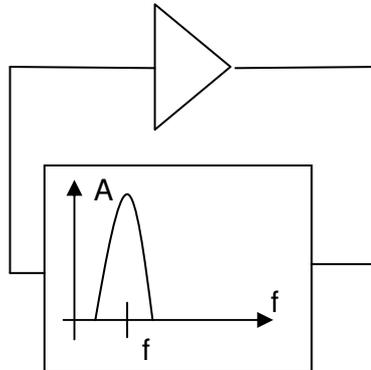


Figura 12

Para obtener un oscilador, debemos disponer de un amplificador de ganancia A , como el que está indicado con un triángulo.

Su salida está conectada a su entrada por intermedio de un filtro pasabanda que en principio deja pasar sólo una banda muy estrecha de frecuencias (teóricamente una sola).

De esta manera, con tan sólo un pequeño ruido a la entrada del amplificador, la señal de entrada se verá amplificada a la salida del mismo y vuelta a inyectarse a la entrada, pero sólo (en teoría) una sola componente sinusoidal pasará por el filtro.

Como nosotros queremos obtener una onda cuadrada y no sinusoidal, empleamos compuertas en vez de amplificadores (como ser un transistor o amplificador operacional).

Siendo el circuito un amplificador con una función de transferencia abrupta en el punto de transición entre dos niveles lógicos, la señal generada a dicha frecuencia se realimentará indefinidamente hasta alcanzar un nivel de saturación impuesto por las tensiones de alimentación.

El circuito mostrado puede considerarse como formado por dos inversores en serie mas un filtro sintonizado a una dada frecuencia como vemos a continuación:

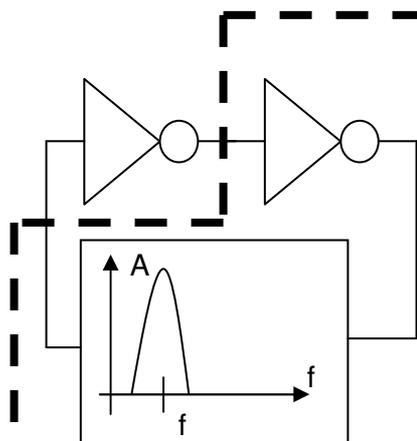


Figura 13

De esta forma se necesitaría para obtener un oscilador de onda cuadrada un inversor mas un filtro que produzca un desfase de 180° , para obtener un desfase total de 360° , es decir, lograr una realimentación positiva.

Esto puede lograrse por ejemplo con una red R-C formada por tres etapas como se muestra a continuación.

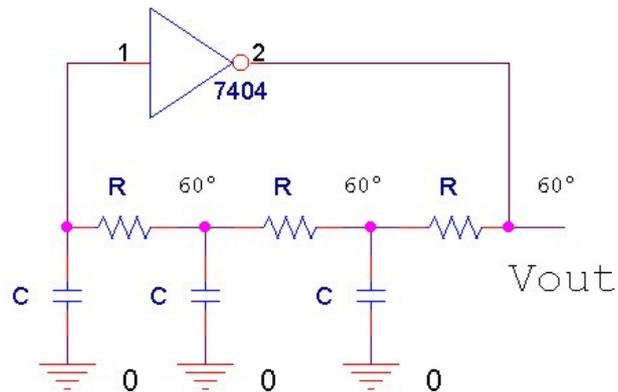


Figura 14

Este circuito sin embargo no tiene ventajas sobre los vistos anteriormente (osciladores de relajación), en cuanto a que la frecuencia de oscilación es muy dependiente de los valores R-C y éstos varían con la temperatura.

Una mejora puede hacerse, empleando una red tipo II, es decir, con dos capacitores y un inductor.

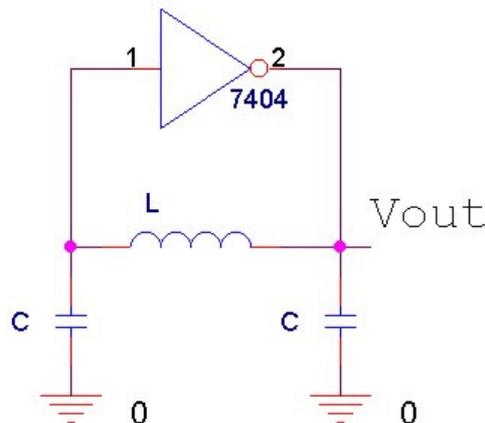


Figura 15

La ventaja es que tiene menos componentes que el de la red R-C.

Como desventajas puede generarse el efecto denominado microfonismo, donde la bobina puede por vibraciones mecánicas, modificar la frecuencia de oscilación.

Esto podría evitarse en algunos casos, implementando la bobina en el mismo impreso, de esta manera se lograría una "L" estable mecánicamente. Esta solución puede ser aplicable sólo para cierto rango de frecuencias de orden de decenas de MHz, ya que los valores de inductancia obtenibles para dicha bobina son función de las dimensiones físicas.

Sigue quedando todavía, el problema de no poder obtener un "Q" elevado.

El "Q" es un factor de mérito que define el grado de selectividad que tiene un filtro en dejar pasar sólo una cierta banda de frecuencias.

Si queremos lograr un oscilador que oscile a una dada frecuencia con buena estabilidad temporal, debemos asegurarnos que tenga un "Q" elevado.

El circuito anterior posee un "Q" moderado y no es aconsejable para aplicaciones que requieran gran exactitud y estabilidad en la generación de frecuencias.

El paso siguiente es el de reemplazar a la inductancia por otro componente que presente las mismas características, pero que en conjunto con los capacitores, conforme un filtro de alta selectividad y muy estable con la temperatura.

Aquí es donde entra en juego el cristal de cuarzo piezoeléctrico.

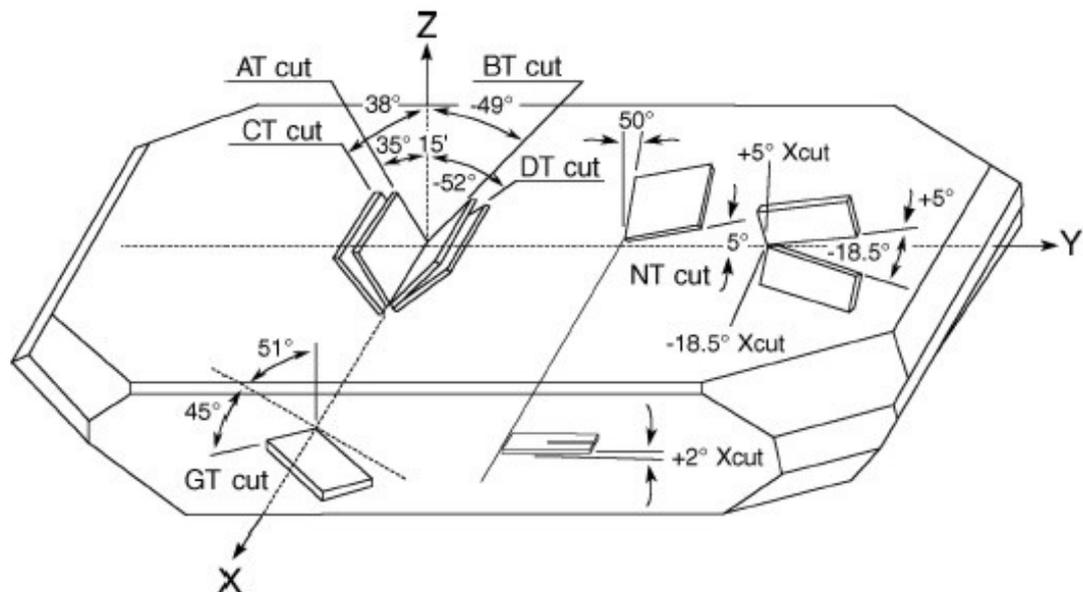


Figura 16

La figura anterior muestra un cristal de cuarzo, indicando los diferentes cortes que se le pueden hacer, a fin de lograr que éste al excitarlo eléctricamente, resuene mecánicamente y por lo tanto, también eléctricamente dentro de una dada banda de frecuencias muy estrecha, por ejemplo 10MHz +/- 100Hz.

Los ejes X, Y y Z son los ejes principales del cristal.

El corte mas empleado es el denominado "AT", obteniendose una "oblea" pequeña de cuarzo que se incorpora a un encapsulado metálico y dos contactos externos que se adosan a las caras opuestas de dicha oblea.

Este componente presenta una circuito equivalente simplificado (no se incluyen las resistencias parásitas) como el mostrado a continuación donde su impedancia total tiene una particular función con la frecuencia:

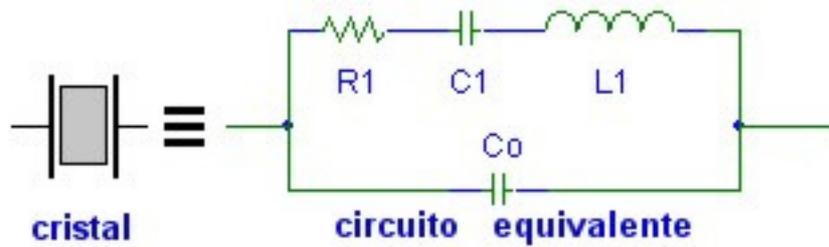


Figura 17

Existen dos frecuencias de resonancia, una serie y otra paralela, estando la frecuencia de oscilación definida entre ambas.

En la resonancia serie del cristal se obtiene la impedancia eléctrica mínima del mismo y en la resonancia paralelo una elevada impedancia capacitiva o inductiva, dependiendo si la frecuencia es inferior o superior a la de esa resonancia.

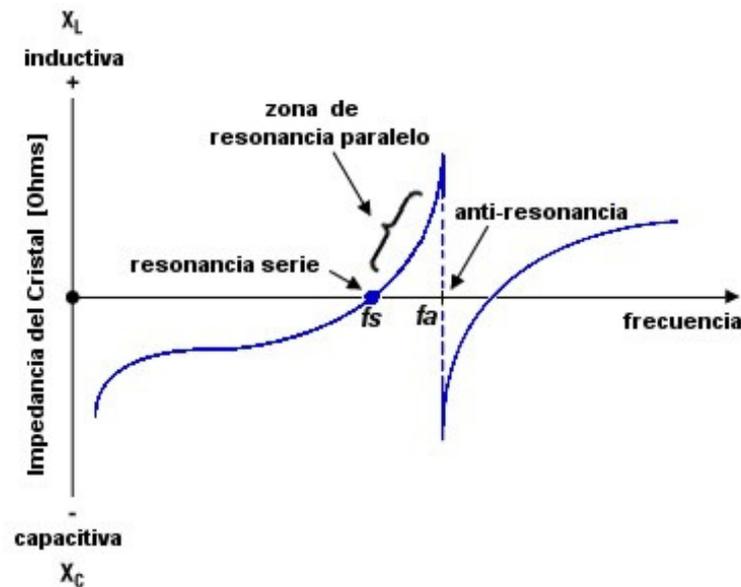


Figura 18

Con este tipo de circuito se logra obtener un oscilador de muy alto Q, es decir, de muy bajas pérdidas, con lo cual lo hace muy selectivo.

El cristal reemplaza a la bobina vista anteriormente en el circuito del oscilador.

Un cambio en los valores de los capacitores que se conectan a la entrada y salida del inversor (por ejemplo por variación de la temperatura) no modifican sustancialmente la frecuencia de oscilación, la cual podrá variar algunas partes por millón (algunos Hz en MHz).

La estabilidad en frecuencia es muy elevada (de algunas partes por millón).

Es práctica común emplear valores que oscilan entre los 20 a 40pF, utilizando algunas veces uno de los capacitores del tipo trimmer para realizar un ajuste fino en la frecuencia.

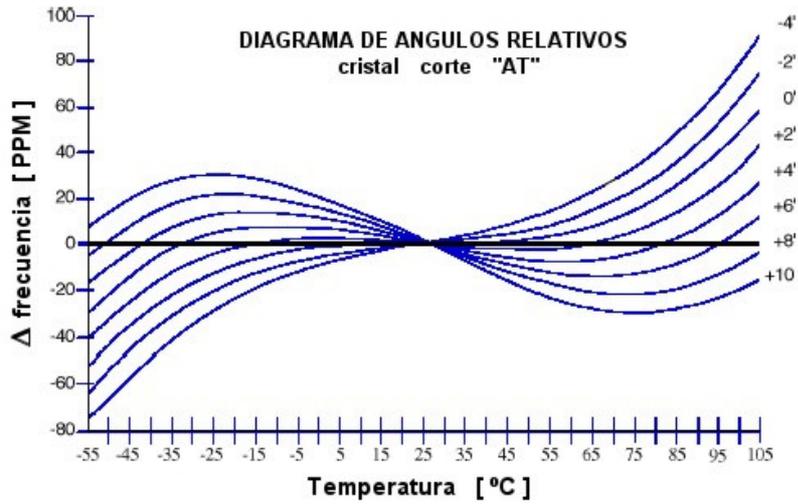


Figura 20

La figura 20 muestra como es la variación de la frecuencia de resonancia del cristal con corte "AT" con la temperatura.

Por ejemplo, para un rango de 0 a 50°C, la estabilidad es de 10ppm (partes por millon).

En las siguientes figuras se da a modo de ejemplo dos osciladores implementados en los llamados "modo serie" y "modo paralelo".

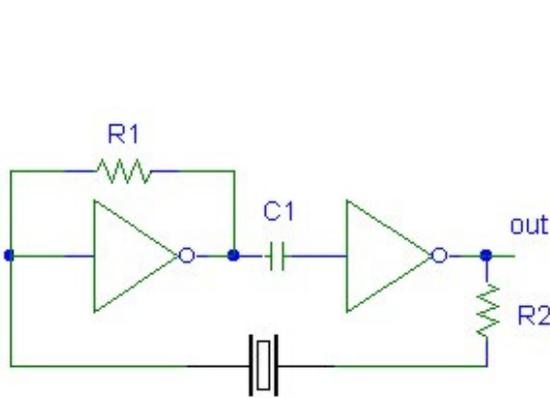


Figura 21

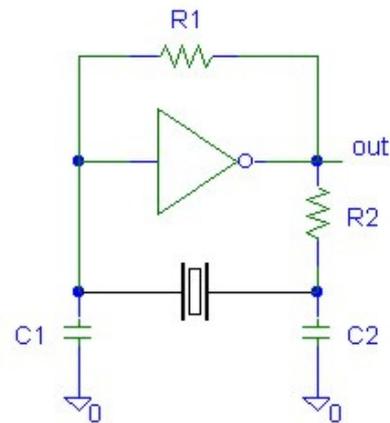


Figura 22

Existen criterios de diseño que son mas complejos ya que se debe tener en cuenta el tipo de corte del cristal de cuarzo, con lo cual los valores de capacidad pueden variar, como así también la necesidad de incluir (en el diseño de la figura 22) resistencias en paralelo (R1) con el cristal y/ó en serie (R2) con la red a fin de optimizar el funcionamiento del oscilador.

Los fabricantes de dispositivos que incluyen inversores para ser usados como osciladores a cristal, en general dan tablas con marcas de cristales comerciales ó características que éstos deben cumplir, como así también los circuitos recomendados.

Vemos en la siguiente figura el diagrama de conexiones para implementar un oscilador a cristal de cuarzo para excitar a un microcontrolador de la empresa Microchip:
Aquí se emplea un inversor interno al mismo:

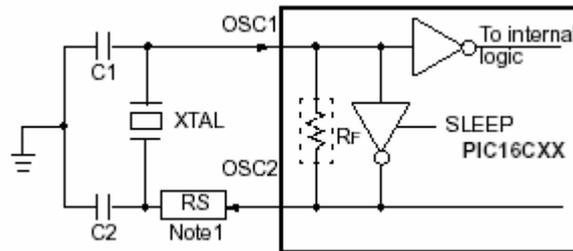


Figura 23

Aquí se emplea un inversor interno al mismo, ahorrándonos así un chip adicional.

En la siguiente tabla, el fabricante sugiere los valores de capacidad recomendados según el tipo de cristal oscilante empleado.

Osc Type	Crystal Freq	Cap. Range C1	Cap. Range C2
LP	32 kHz	33 pF	33 pF
	200 kHz	15 pF	15 pF
XT	200 kHz	47-68 pF	47-68 pF
	1 MHz	15 pF	15 pF
	4 MHz	15 pF	15 pF
HS	4 MHz	15 pF	15 pF
	8 MHz	15-33 pF	15-33 pF
	20 MHz	15-33 pF	15-33 pF

Figura 24

La misma muestra el circuito oscilador recomendado para ser utilizado en un microcontrolador de la serie 16C6XX de Microchip.

Se aconseja que si se emplea un cristal con corte AT debe incluirse una resistencia en serie. Caso contrario sólo se deben conectar externamente el cristal y dos capacitores.

Observar que internamente se dispone del inversor y una resistencia en paralelo, generalmente de elevado valor (por ej. 10 Momhs).

Se puede también entrar a dicho microcontrolador, con un oscilador externo. Para ello el fabricante sugiere dos modelos diferentes, mostrados en las figuras 25 y 26, los cuales son similares a los analizados anteriormente.

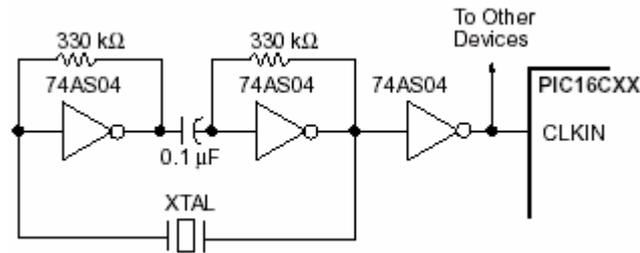


Figura 25

Los resistores de 330K se emplean para polarizar a los inversores en la zona lineal de funcionamiento, mientras que el capacitor desacopla la continúa al segundo inversor.

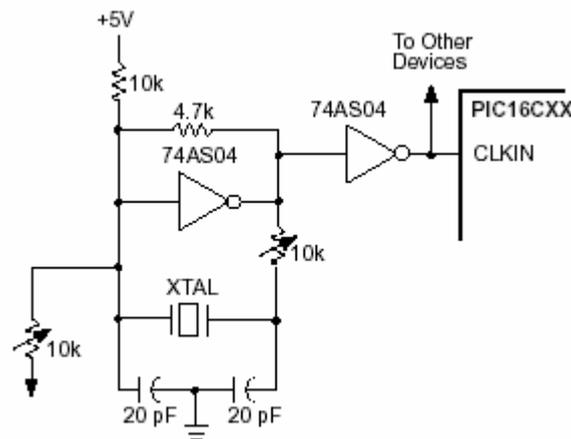


Figura 26

En este último diseño, la resistencia de 4K7 se emplea para lograr una realimentación negativa en el inversor para darle mayor estabilidad, mientras que la resistencia de 10K se utiliza para polarizar la entrada del inversor en un punto medio de la tensión de alimentación a fin de que este trabaje en la zona lineal.

Como complemento, mostramos otra opción de un circuito oscilador interno para microcontrolador PIC, que emplea una red R-C externa.

Este oscilador es del tipo de **relajación**, como los vistos en el apartado anterior.

Utiliza un buffer no-inversor Schmitt Trigger.

Su funcionamiento es el siguiente: suponiendo la entrada en "0" del buffer, el capacitor C_{ext} se cargará hasta un dado nivel de tensión V_{t+} , luego de un dado tiempo definido por la constante de tiempo $R_{ext} \times C_{ext}$.

En ese momento, la salida del buffer pasará a "1" lógico y excitará al FET, el cual descarga al capacitor con una constante de tiempo dada por $R_{FET(ON)} \times C_{ext}$, volviendo a llevar la entrada a "0" al igual que la salida. En ese punto se corta el FET y vuelve a cargarse el capacitor.

De esta manera se obtiene un oscilador de ciclo de trabajo variable según el valor de R_{ext} .

El fabricante recomienda usar valores de C de mas de 20pF por motivos de estabilidad y ruido. La resistencia se debe elegir entre 3KΩ y 100KΩ.

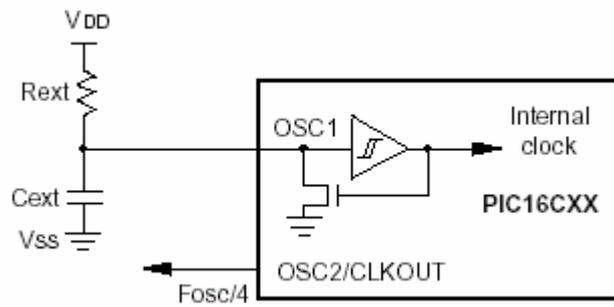


Figura 28

4 – Bibliografía:

- 1 Manual Motorola CMOS, serie C 1978.
- 2 Manual National CMOS, Ediciones EMEDE.
- 3 Manual Motorola Low Power Schottky.
- 4 Electrónica Digital. James Bignell. Editorial CECOSA, 1997.
- 5 Sistemas Digitales: Principios y Aplicaciones. Ronald Tocci. Editorial Prentice-Hall, 1996.