

Introducción a los Sistemas Lógicos y Digitales

Trabajo Práctico N° 12

LÓGICA PROGRAMADA- PROGRAMACION EN A.H.D.L.

Ejercicio n° 1

- a) Diseñar en AHDL un circuito **decodificador con 3 entradas de selección y 8 salidas** tal que sólo la salida seleccionada (de las 8 posibles) se active con nivel bajo y las demás permanezcan en alto (basarse en la tabla de verdad del decodificador 74LS138). Nota: hacer uso de la sentencia CASE para el diseño.
- b) Idem a) pero utilizando sentencias IF.

Ejercicio n° 2

Diseñar en AHDL un **contador up-down de 20 bits** utilizando sentencias IF.

Ejercicio n° 3

Diseñar en AHDL un **contador BCD sincrónico up-down parametrizado de un dígito**, disparado por flanco descendente, con entradas de habilitación, reset y sentido de conteo.

Ejercicio n° 4

Diseñar en AHDL un circuito **divisor de frecuencia sincrónico (prescaler)** que divida la frecuencia de una señal de entrada de 8 MHz para obtener una señal de salida de frecuencia igual a 2 kHz.

Ejercicio n° 5

Diseñar en AHDL un **contador binario programable**. El mismo debe mantenerse en nivel bajo desde 1 a 2000 ciclos de reloj y en nivel alto un solo ciclo. Si el reloj es de 2 MHz calcular el mínimo y máximo período de la señal de salida.